

## **IBM et Samsung dévoilent une percée dans le domaine des semi-conducteurs qui défie la conception conventionnelle**

- **L'architecture verticale des dispositifs montre la voie à suivre pour dépasser le stade de la nanofeuille**
- **L'objectif est de permettre une réduction de 85 % de la consommation d'énergie par rapport aux transistors finFET à échelle réduite**
- **Le développement a été réalisé au complexe nanotechnologique d'Albany à New York, qui abrite un écosystème mondial de premier plan en matière de recherche et de prototypage sur les semi-conducteurs**

**ALBANY, NY, le 14 décembre 2021** : Aujourd'hui, IBM (NYSE: [IBM](#)) et Samsung Electronics ont annoncé conjointement une percée dans la conception de semi-conducteurs utilisant une nouvelle architecture de transistors verticaux qui montre la voie à suivre pour aller au-delà de la nanofeuille, et a le potentiel de réduire la consommation d'énergie de 85 % par rapport à un transistor à effet de champ à ailettes à échelle réduite (finFET)[\[1\]](#). La pénurie mondiale de semi-conducteurs a mis en évidence le rôle essentiel des investissements dans la recherche et le développement de puces et l'importance des puces dans tous les domaines, de l'informatique aux appareils électroménagers, en passant par les dispositifs de communication, les systèmes de transport et les infrastructures critiques.

L'innovation des deux entreprises en matière de semi-conducteurs a été réalisée au complexe nanotechnologique d'Albany, dans l'État de New York, où les chercheurs travaillent en étroite collaboration avec des partenaires des secteurs public et privé pour repousser les limites de la mise à l'échelle de la logique, ainsi que des capacités des semi-conducteurs.

Cette approche collaborative de l'innovation fait du complexe nanotechnologique d'Albany un écosystème mondial de premier plan pour la recherche sur les semi-conducteurs et crée un solide pipeline d'innovation, contribuant à répondre aux demandes de fabrication et à accélérer la croissance de l'industrie mondiale des puces.

La nouvelle percée des transistors verticaux pourrait aider l'industrie des semi-conducteurs à poursuivre sa quête incessante pour apporter des améliorations significatives, notamment :

- Architecture potentielle de dispositif permettant de poursuivre la mise à l'échelle des dispositifs à semi-

conducteurs au-delà de la nanofeuille.

- Des batteries de téléphones portables qui peuvent rester plus d'une semaine sans être rechargées, au lieu de quelques jours.
- Les processus énergivores, tels que les opérations de cryptomining et le chiffrement des données, pourraient nécessiter beaucoup moins d'énergie et avoir une empreinte carbone plus faible.
- Poursuite de l'expansion de l'Internet des objets (IoT) et des dispositifs périphériques (edge) ayant des besoins énergétiques moindres, ce qui leur permet de fonctionner dans des environnements plus diversifiés tels que les bouées océaniques, les véhicules autonomes et les engins spatiaux.

*« L'annonce technologique d'aujourd'hui consiste à défier les conventions et à repenser la manière dont nous continuons à faire progresser la société et à proposer de nouvelles innovations qui améliorent la vie, les affaires et réduisent notre impact sur l'environnement », a déclaré **Dr. Mukesh Khare, Vice President, Hybrid Cloud and Systems, IBM Research.** « Compte tenu des contraintes auxquelles l'industrie est actuellement confrontée sur plusieurs fronts, IBM et Samsung démontrent leur engagement à innover conjointement dans la conception de semi-conducteurs et à poursuivre ensemble ce que nous appelons la « hard tech ». »*

La loi de Moore, principe selon lequel le nombre de transistors incorporés dans une puce de circuit intégré densément peuplée double environ tous les deux ans, se rapproche rapidement de ce qui est considéré comme des barrières insurmontables. En d'autres termes, comme de plus en plus de transistors sont entassés dans une zone limitée, les ingénieurs manquent d'espace.

Historiquement, les transistors ont été construits pour être posés à plat sur la surface d'un semi-conducteur, le courant électrique les traversant latéralement, c'est-à-dire d'un côté à l'autre. Avec les nouveaux transistors à effet de champ à transport vertical, ou VTFET, IBM et Samsung ont réussi à mettre en œuvre des transistors qui sont construits perpendiculairement à la surface de la puce avec un flux de courant vertical, ou de haut en bas.

Le procédé VTFET permet de surmonter de nombreux obstacles aux performances et aux limites de la loi de Moore, les concepteurs de puces tentant de faire tenir davantage de transistors dans un espace fixe. Il influe également sur les points de contact des transistors, permettant un flux de courant plus important avec moins d'énergie gaspillée. Dans l'ensemble, la nouvelle conception vise à multiplier par deux les performances ou à réduire de 85 % la consommation d'énergie par rapport aux solutions finFET à échelle réduite<sup>1</sup>.

Récemment, IBM a annoncé la [percée technologique des puces de 2 nm](#), qui permettra à une puce de contenir jusqu'à 50 milliards de transistors dans un espace de la taille d'un ongle. L'innovation VTFET se concentre sur

une toute nouvelle dimension, qui offre une voie vers la poursuite de la loi de Moore.

L'innovation au complexe nanotechnologique d'Albany est souvent orientée vers la commercialisation, et concernant cette étape finale du cycle de vie des puces, les entreprises ont également annoncé aujourd'hui que Samsung fabriquerait les puces d'IBM avec un nœud de 5 nm. Ces puces devraient être utilisées dans les propres plateformes de serveurs d'IBM. Cela fait suite à l'annonce faite en 2018 que Samsung fabriquerait les puces 7 nm d'IBM, qui sont disponibles dans la [famille de serveurs IBM Power10](#) depuis quelques mois. Le [processeur Telum d'IBM](#), également annoncé il y a quelques mois, est de la même manière fabriqué par Samsung à partir des conceptions d'IBM.

L'héritage d'IBM en matière de percées dans le domaine des semi-conducteurs comprend également la première mise en œuvre des technologies de processeurs de 7 nm et 5 nm, la technologie de grille métallique à constante diélectrique élevée, les transistors à canal SiGe, la DRAM à transistor unique, les lois de mise à l'échelle de Dennard, les photorésistances amplifiées chimiquement, le câblage d'interconnexion en cuivre, la technologie du silicium sur isolant, les microprocesseurs multicœurs, la DRAM intégrée et l'empilement de puces en 3D.

## À propos d'IBM

Pour en savoir plus : [www.ibm.com](http://www.ibm.com).

## Contacts presse :

### Weber Shandwick pour IBM

#### IBM

Gaëlle Dussutour

Tél. : + 33 (0) 6 74 98 26 92

[dusga@fr.ibm.com](mailto:dusga@fr.ibm.com)

Jennifer Tshidibi / Eric Chauvelot

Tél. : + 33 (0)6 13 94 26 58 / + 33 (0)6 21 64

28 68

[ibmfrance@webershandwick.com](mailto:ibmfrance@webershandwick.com)

---

[\[1\]](#) VTFET nanosheet and scaled FinFET device simulation results are compared at the same footprint and at an aggressive sub-45nm gate pitch. VTFET nanosheets provides ~ 2X performance of the scaled FinFET at equivalent power due to VTFET maintaining good electrostatics and parasitics while FinFET performance is impacted by severe scaling constraints. Or VTFET could provide as much as 85% power reduction compared to the scaled FinFET architecture as compared at an equivalent frequency on the extrapolated power-performance curves.

---